

대한민국 특허청  
KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2003-0013266  
Application Number

출원년월일 : 2003년 03월 04일  
Date of Application MAR 04, 2003

출원인 : 주식회사 하이닉스반도체  
Applicant(s) Hynix Semiconductor Inc.

2003 년 05 월 29 일



특허청

COMMISSIONER





1020030013266

출력 일자: 2003/5/30

## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.03.04
【발명의 명칭】	테스트 비이클 볼 그리드 어레이 패키지
【발명의 영문명칭】	Test vehicle ball grid array package
【출원인】	
【명칭】	주식회사 하이닉스반도체
【출원인코드】	1-1998-004569-8
【대리인】	
【성명】	강성배
【대리인코드】	9-1999-000101-3
【포괄위임등록번호】	1999-024436-4
【발명자】	
【성명의 국문표기】	장채규
【성명의 영문표기】	JANG, Chae Kyu
【주민등록번호】	690611-1522222
【우편번호】	467-860
【주소】	경기도 이천시 부발읍 아미리 산 148-1 현대임대아파트 103동 106호
【국적】	KR
【발명자】	
【성명의 국문표기】	이상권
【성명의 영문표기】	LEE, Sang Kwon
【주민등록번호】	741218-1024422
【우편번호】	449-840
【주소】	경기도 용인시 수지읍 성북동 엘지빌리지 2차 203동 404호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정 에 의한 출원심사를 청구합니다. 대리인 강성배 (인)



1020030013266

출력 일자: 2003/5/30

【수수료】

【기본출원료】	17	면	29,000	원
【가산출원료】	0	면	0	원
【우선권주장료】	0	건	0	원
【심사청구료】	6	항	301,000	원
【합계】			330,000	원
【첨부서류】			1. 요약서·명세서(도면)_1통	

**【요약서】****【요약】**

본 발명은 테스트 목적으로 제작되는 테스트 비이클 블 그리드 어레이 패키지를 개시한다. 개시된 본 발명의 테스트 비이클 블 그리드 어레이 패키지는, 본드 핑거들(bond fingers)을 구비한 PCB(Printed Circuit Board)와, 상기 PCB의 에지 부분에 도포된 접착제와, 상기 접착제 상에 부착된 실링 포스트(sealing post)와, 상기 PCB 상에 부착된 다수개의 본딩패드를 구비한 테스트용 반도체 칩과, 상기 반도체 칩의 본딩패드들과 PCB의 본드 핑거들간을 개별 연결한 다수개의 금속 와이어와, 상기 반도체 칩을 밀봉하도록 실링 포스트 상에 부착된 실링 캡(sealing cap)과, 상기 PCB의 하측면에 부착된 다수개의 솔더 볼(solder ball)을 포함한다. 여기서, 상기 실링 포스트는 상단에 돌출부를 구비하며, 그리고, 상기 실링 캡은 실링 포스트의 돌출부 상에 저온의 열가소성 테이프 또는 이와 유사한 물질에 의해 부착된다. 본 발명에 따르면, 테스트 비이클을 PCB의 본드 핑거 외곽에 접착 테이프를 이용해서 실링 포스트를 부착한 후 실링 캡을 덮는 방식으로 제작하므로, 고밀도 및 고속 소자의 테스트에 적용 가능한 테스트 비이클을 용이하게 제작할 수 있다.

**【대표도】**

도 2



1020030013266

출력 일자: 2003/5/30

### 【명세서】

#### 【발명의 명칭】

테스트 비이클 볼 그리드 어레이 패키지{Test vehicle ball grid array package}

#### 【도면의 간단한 설명】

도 1은 종래의 테스트 비이클용 세라믹 패키지를 도시한 단면도.

도 2는 본 발명의 실시예에 따른 테스트 비이클 볼 그리드 어레이 패키지를 도시한 단면도.

도 3은 본 발명의 다른 실시예에 따른 테스트 비이클 볼 그리드 어레이 패키지를 도시한 단면도.

도 4는 본 발명의 실시예에 따른 테스트 비이클 볼 그리드 어레이 패키지의 제작과정을 설명하기 위한 플로우 챕트.

도 5a 내지 도 5d는 도 4의 각 제작 과정에 대응하는 평면도 및 단면도.

\* 도면의 주요 부분에 대한 부호의 설명 \*

20 : PCB

21 : 회로 패턴

22 : 본드 핑거

23,26 ; 접착 테이프

24 : 실링 포스트

24a : 돌출부

25 : 실링 캡

27 : 접착제

28 : 골드 와이어

30,30a ; 반도체 칩

32 : 솔더 볼

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <13> 본 발명은 테스트 패키지에 관한 것으로, 특히, 반도체 칩을 테스트할 목적으로 제작하는 테스트 비이클 볼 그리드 어레이 패키지(Test Vehicle Ball Grid Array Package)에 관한 것이다.
- <14> 일반적으로 반도체 패키지는 상품화를 목적으로 제작된 일반 패키지(mass package)와 반도체 칩의 테스트를 목적으로 제작된 테스트 패키지(test package)로 구분될 수 있다. 여기서, 후자의 패키지는 세라믹 또는 사이드 브릿지(ceramic or side bridge) 패키지를 이용한 테스트 비이클(Test Vehicle)이 범용적으로 사용되고 있다.
- <15> 이하에서는 종래의 테스트 비이클용 세라믹 패키지를 도 1을 참조해서 설명하도록 한다.
- <16> 도 1을 참조하면, 종래의 테스트 비이클용 세라믹 패키지는 반도체 칩(10)이 요홈(2)을 가진 기판(1)의 상기 요홈(2) 내에 안착되고, 그리고, 반도체 칩(10)이 안착된 요홈(2)이 캡(5)으로 덮혀진 구조를 갖는다. 아울러, 상기 반도체 칩(10)의 본딩패드(도시 안됨)와 기판(1)의 리드(3)는 금속 와이어(4)로 상호 연결되며, 그리고, 기판(1)의 외측으로 인출된 리드 부분은 상기 기판(1)의 아래쪽을 향하도록 포밍된다.
- <17> 이와 같은 테스트 비이클용 세라믹 패키지는 저밀도(low density) 및 저속(low speed) 소자의 테스트에 용이한 구조이며, 반도체 칩(1)에 대한 소정의 테스트는 별도로

마련한 테스트용 PCB(Printed Circuit Board)의 전극단자에 상기 기판 리드들(3)을 콘택시킨 상태로 진행한다.

#### 【발명이 이루고자 하는 기술적 과제】

<18> 그러나, 전술한 종래의 테스트 비이클용 세라믹 패키지는 저밀도 및 고속 소자의 테스트에 용이할 뿐, 고밀도 및 고속 소자의 테스트에는 적용하기 곤란하다. 이것은 전술한 테스트 비이클용 세라믹 패키지는 금속재질의 리드 길이가 긴 것과 관련해서 기생 인덕턴스가 클 뿐만 아니라, 리드와 리드 사이에 세라믹 물질, 즉, 유전 물질이 개재된 것과 관련해서 캐패시턴스가 크므로, 고밀도 및 고속 소자의 테스트시 오동작이 야기되어 적절한 테스트가 수행되지 못하기 때문이다.

<19> 한편, 도시 및 설명하지는 않았지만, 램버스 소자와 같은 고밀도 및 고속 소자의 테스트에 적용할 수 있도록 LGA(Land Grid Array) 테스트 비이클이 개발되기는 하였다. 그러나, LGA 테스트 비이클은 칩 사이즈 및 패드 위치에 대해 매우 제한적으로 적용된다.

<20> 결국, 종래의 테스트 비이클용 세라믹 패키지는 구조적으로 기생 인덕턴스 및 캐패시턴스가 크기 때문에 고밀도 및 고속 소자의 테스트에 범용적으로 적용하기에는 문제가 있다.

<21> 또한, 전술한 종래의 테스트 비이클용 세라믹 패키지는 일반 패키지 크기에 비해 2~3배 정도 큰 크기를 가지므로, 그 자체로 제작에 어려움이 있다.

<22> 게다가, 종래의 테스트 비이클용 세라믹 패키지는 테스트를 위해 별도의 PCB를 제작하여야 하므로, 번거로울 뿐만 아니라 비용 측면에서 바람직하지 못하다.

<23> 한편, 종래에는 전술한 문제들을 해결하고자 테스트 패키지의 제작없이 일반 패키지의 디캡(Decap.) 공정을 이용하여 테스트를 진행하기도 한다. 이 방법은 제작된 일반 패키지를 디캡하여 반도체 칩을 노출시킨 후, 노출된 반도체 칩의 각 본딩패드에 테스트 핀을 통해 전기적 신호를 인가하여 테스트를 진행하는 방법이다.

<24> 그러나, 이 방법은 디캡이라는 공정이 추가됨으로 인해 공정 측면에서 바람직하지 못하며, 특히, 불량 분석을 위한 디캡 영역(Decap area) 분석의 신뢰성 및 샘플링(sampling) 불량이 발생할 수 있으므로, 실질적으로 그 이용이 곤란하다.

<25> 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 고밀도 및 고속 소자의 테스트에 적용이 용이한 테스트 비이클 볼 그리드 어레이 패키지(Test Vehicle Ball Grid Array Package)를 제공함에 그 목적이 있다.

<26> 또한, 본 발명은 기술적 및 경제적 측면에서 잇점을 갖는 테스트 비이클 볼 그리드 어레이 패키지를 제공함에 그 다른 목적이 있다.

### 【발명의 구성 및 작용】

<27> 상기와 같은 목적을 달성하기 위하여, 본 발명은, 회로패턴 및 본드 평거를 구비한 PCB; 상기 PCB의 에지 부분에 도포된 접착제; 상기 접착제 상에 부착된 실링 포스트(sealing post); 상기 PCB 상에 부착되는 다수개의 본딩패드를 구비한 테스트용 반도체 칩; 상기 반도체 칩의 본딩패드들과 PCB의 본드 평거들간을 개별 연결하는 다수개의 금속 와이어; 상기 반도체 칩을 밀봉하도록 실링 포스트 상에 부착된 실링 캡(sealing cap); 및 상기 PCB의 하측면에 부착된 다수개의 솔더 볼을 포함하는 테스트 비이클 볼 그리드 어레이 패키지를 제공한다.

- <28> 여기서, 상기 실링 포스트 및 실링 캡은 비전도성 물질로 이루어진다.
- <29> 상기 실링 포스트는 상단에 돌출부를 구비하며, 그리고, 상기 실링 캡은 실링 포스  
트의 돌출부 상에 저온의 열가소성 테이프 또는 이와 유사한 물질에 의해 부착된다.
- <30> 상기 반도체 칩은 센터 패드형 또는 에지 패드형 모두가 적용 가능하다.
- <31> 본 발명에 따르면, 테스트 바이클을 PCB의 본드 평거 외곽에 접착 테이프를 이용해  
서 실링 포스트를 부착한 후 실링 캡을 덮는 방식으로 제작하므로, 고밀도 및 고속 소자  
의 테스트에 적용 가능한 테스트 바이클을 용이하게 제작할 수 있다.
- <32> (실시예)
- <33> 이하, 첨부된 도면에 의거하여 본 발명의 바람직한 실시예를 상세하게 설명하도록  
한다.
- <34> 도 2는 본 발명의 실시예에 따른 테스트 바이클 볼 그리드 어레이 패키지를 도시한  
단면도이다.
- <35> 도시된 바와 같이, 본 발명의 테스트 바이클 볼 그리드 어레이 패키지(이하,  
TV-BGA 패키지)는 PCB(20)의 본드 평거(bond fingers : 22) 외곽 부분 상에 접착  
테이프(23)에 의해 실링 포스트(sealing : 24)가 부착되고, 상기 실링 포스트(24)의 상  
부가 실링 캡(sealing cap : 25)으로 덮혀진 것이 그 구조적 특징이다.
- <36> 반도체 칩(30)은 상기 실링 포스트(24)에 의해 둘러쌓인 PCB 영역 내에 접착제(27)  
에 의해 부착되며, 반도체 칩(25)의 본딩패드들(도시안됨)은 PCB(20)의 본드 평거들(22)  
과 금속 와이어, 예컨대, 골드 와이어(gold wire : 27)에 의해 개별적으로 상호 연결된

다. PCB(20)의 하부면에는 외부 장치에의 실장 수단으로 기능하는 솔더 볼(32)이 회로패턴(도시안됨)과 전기적으로 연결되게 부착된다.

<37> 여기서, 본드 평거(21)는 골드 와이어 또는 이와 유사한 물질에 의해 칩(25)의 본딩 패드들과 연결되어지는 PCB 부분, 즉, PCB(20)의 전극단자를 나타내며, 일반적으로 사진틀 형상으로 구비된다.

<38> 실링 포스트(24) 및 실링 캡(25)은 비전도성 물질 또는 이와 유사한 물질로 이루어진다. 상기 실링 포스트(24)는 접착 테이프와 유사한 물질로도 부착 가능하며, 특히, 실링 캡(25)의 용이한 부착을 위해 그 상단에 돌출부(24a)를 갖는다. 상기 실링 캡(25)은 실링 포스트(23)의 돌출부(23a) 상에 접착 테이프(26), 예컨대, 저온의 열가소성 테이프 또는 이와 유사한 물질에 의해 부착된다.

<39> 솔더 볼(32)은 전형적인 방법 그대로, 예컨데, 볼 마운팅 및 리플로우 공정을 차례로 수행하는 것을 통해 PCB(20)의 하부면 상에 부착된다.

<40> 전술한 바와 같은 본 발명의 TV-BGA 패키지는 PCB의 주위에 접착 테이프를 도포한 후 실링 포스트와 실링 캡을 이용하여 칩을 봉합하여 제작하기 때문에 고밀도 및 고속 소자의 테스트 비이클을 매우 용이하게 구현할 수 있다. 즉, 고밀도 및 고속 테스트 비이클은 그의 테스트시 기생 인덕턴스 및 캐패시턴스가 작아야 하는데, 본 발명의 TV-BGA 패키지는 금속 리드가 없으므로 기생 인덕턴스가 작을 뿐만 아니라 리드들간의 기생 캐패시턴스가 없으므로, 결과적으로 고밀도 및 고속 소자의 테스트 비이클을 용이하게 구현할 수 있다.

<41> 또한, 본 발명의 TV-BGA 패키지는 반도체 칩의 분석시 디캡 방식을 완전히 탈피할 수 있으며, 그래서, 향상된 분석의 신뢰성을 가질 수 있다.

<42> 게다가, 본 발명의 TV-BGA 패키지는 에지 패드형(edge pad type) 칩은 물론 센터 패드형(center pad type) 반도체 칩 또한 용이하게 적용될 수 있다.

<43> 참고로, 전술한 도 2는 에지 패드형 칩이 적용된 경우이며, 도 3은 센터 패드형 반도체 칩이 적용된 경우를 도시한 단면도로서, 도시된 바와 같이, 본 발명의 TV-BGA 패키지는 칩 패드의 위치에 전혀 제한을 받지 않는다. 도면부호 30a는 센터 패드형 반도체 칩을 나타낸다. 이와 같이 본 발명의 TV-BGA 패키지는 칩 패드의 위치에 제한을 받지 않으므로, 기존의 페이스 다운(face down) BGA 탑입에서 구현하기 어려운 분석 또한 진행 할 수 있다.

<44> 아울러, 본 발명의 TV-BGA 패키지는 향후 사용될 BGA 테스트 보드와 공유 사용이 가능하므로, 별도의 PCB가 필요치 않아 경제적인 측면에서 더욱 잇점을 가질 수 있다.

<45> 부가해서, 본 발명의 TV-BGA 패키지는 이후에 설명되겠지만 새로운 장비 및 공정의 진행 없이 기존 장비 및 공정만으로 제작이 가능하므로, 새로운 장비 투자 및 개발이 불필요하며, 그래서, 기술적 및 경제적 측면에서 더욱 잇점을 갖는다.

<46> 도 4는 전술한 본 발명에 따른 TV-BGA 패키지의 제작 과정을 설명하기 위한 플로우 차트이고, 도 5a 내지 도 5d는 이에 대응한 평면도 및 단면도로서, 이를 설명하면 다음과 같다.

<47> 먼저, 회로패턴(21)과 본드 팽거(22)를 구비한 PCB(20)를 마련한다. 이때, 상기 PCB(20)는 유니트 레벨(unit level)이 아닌 스트라이프 레벨(stripe level)로 마련한다.

본드 평거(22) 외곽의 PCB 부위에 접착제, 예컨데, 접착 테이프(23)를 도포한다. 상기 접착 테이프(23) 대신에 그와 유사한 물질을 도포하는 것도 가능하다.(도 4 및 도 5a 참조)

<48> 다음으로, 본드 평거(22)로 둘러쌓인 PCB 부위에 다이 어태치(die attach) 공정에 따라 접착제(27)를 이용해서 반도체 칩(30)을 부착한다. 그런다음, 와이어 본딩 공정을 통해 반도체 칩(30)의 본딩패드들과 PCB(20)의 본드 평거들(22)을 골드 와이어(28)로 전기적으로 개별 연결시킨다.(도 4 및 도 5b 참조)

<49> 그 다음, 반도체 칩(30)이 밀봉되도록 PCB(20)에 도포된 접착 테이프(23) 상에 사전에 비전도성 물질로 제작한 실링 포스트(24)를 부착하고, 연이어, 실링 포스트(24)와 마찬가지로 사전에 비전도성 물질로 제작한 실링 캡(25)을 상기 실링 포스트(24)의 돌출부(24a) 상에 저온 열가소성 테이프 또는 이와 유사한 물질 등의 접착 테이프(26)를 사용해서 부착한다. 상기 저온 열가소성 또는 이와 유사한 물질의 사용은 실링 캡(25)이 쉽게 부착 또는 오픈되도록 하기 위함이다.(도 4 및 도 5c 참조)

<50> 이어서, PCB(20)의 하부면 상에 솔더 볼(32)을 부착한 후, 리플로우(reflow) 및 디플럭스(deflux) 공정을 행하여 상기 솔더 볼(32)이 단단하게 부착되도록 만든다. 그리고 나서, 스트라이프 레벨로 제작된 다수개의 TV-BGA 패키지들에 대해서 싱글레이션(singulation) 공정을 진행하여 유니트 레벨의 TV-BGA 패키지들로 분리시킴으로써 본 발명의 TV-BGA 패키지를 완성한다.(도 4 및 도 5d 참조)

<51> 본 발명의 TV-BGA 패키지는, 전술한 바와 같이, 본드 평거 외곽의 PCB 부위에 접착테이프를 도포하는 과정과 실링 포스트 및 실링 캡을 마운팅하는 과정 이외에 기존의

테스트 비이클 제작 과정과 비교해서 새로운 공정 및 이에 수반되는 장비가 추가되지 않으므로, 기술적 및 경제적으로 잇점을 가질 수 있다.

### 【발명의 효과】

<52> 이상에서와 같이, 본 발명의 TV-BGA 패키지는 실링 포스트 및 실링 캡의 마운팅을 통해서 고밀도 및 고속 소자를 위한 테스트 비이클을 쉽고도 정확하게 구현할 수 있다.

<53> 또한, 본 발명의 TV-BGA 패키지는 테스트 비이클과 적용 패키지간의 동일한 전기적 특성을 구현할 수 있으므로 불량 분석의 신뢰성을 높일 수 있다. 이것은 테스트 비이클과 적용 패키지가 동일한 로우 물질(raw material) 및 동일한 구조를 갖기 때문이다.

<54> 게다가, 본 발명의 TV-BGA 패키지는 기존 기술과 장비를 적용하여 제작하므로, 새로운 투자 및 개발이 불필요하며, 그래서, 경제적 측면에서 더욱 잇점을 가질 수 있다.

<55> 기타, 본 발명은 그 요지가 일탈하지 않는 범위에서 다양하게 변경하여 실시할 수 있다.

**【특히 청구범위】****【청구항 1】**

본드 팽거를 구비한 PCB;

상기 PCB의 에지 부분에 도포된 접착제;

상기 접착제 상에 부착된 실링 포스트;

상기 PCB 상에 부착되는 다수개의 본딩패드를 구비한 테스트용 반도체 칩;

상기 반도체 칩의 본딩패드들과 PCB의 본드 팽거들간을 개별 연결하는 다수개의 금 속 와이어;

상기 반도체 칩을 밀봉하도록 실링 포스트 상에 부착된 실링 캡; 및

상기 PCB의 하측면에 부착된 다수개의 솔더 볼을 포함하는 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

**【청구항 2】**

제 1 항에 있어서, 상기 실링 포스트 및 실링 캡은 비전도성 물질로 이루어진 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

**【청구항 3】**

제 1 항에 있어서, 상기 실링 포스트는 상단에 돌출부가 구비된 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

**【청구항 4】**

제 3 항에 있어서, 상기 실링 캡은 상기 실링 포스트의 돌출부 상에 부착된 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

**【청구항 5】**

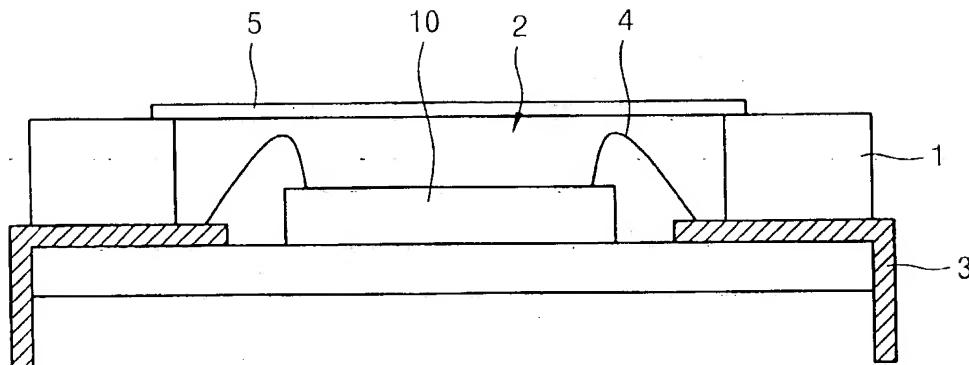
제 4 항에 있어서, 상기 실링 캡은 저온의 열가소성 테이프 또는 이와 유사한 물질에 의해 상기 실링 포스트의 돌출부 상에 부착된 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

**【청구항 6】**

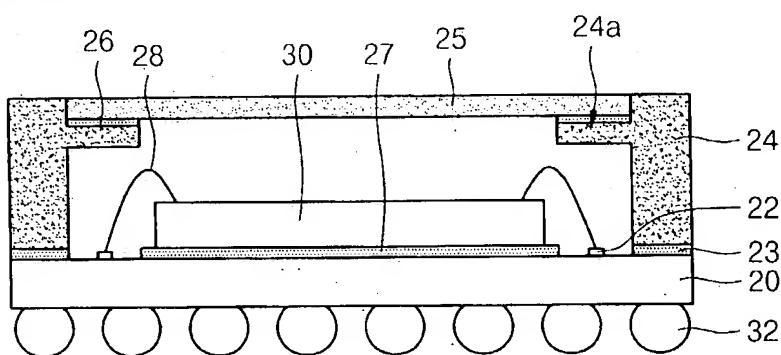
제 1 항에 있어서, 상기 반도체 칩은 센터 패드형 또는 에지 패드형인 것을 특징으로 하는 테스트 비이클 볼 그리드 어레이 패키지.

## 【도면】

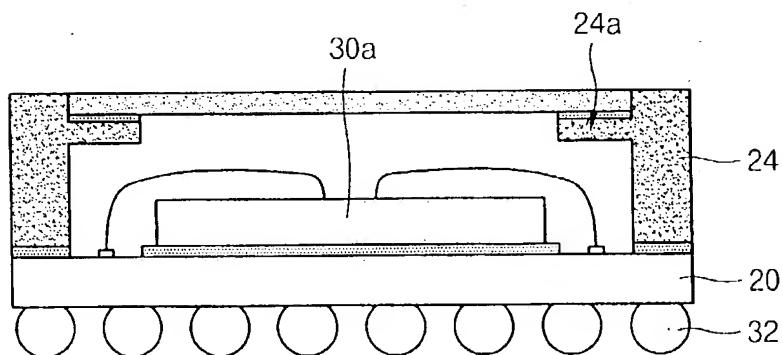
【도 1】



【도 2】



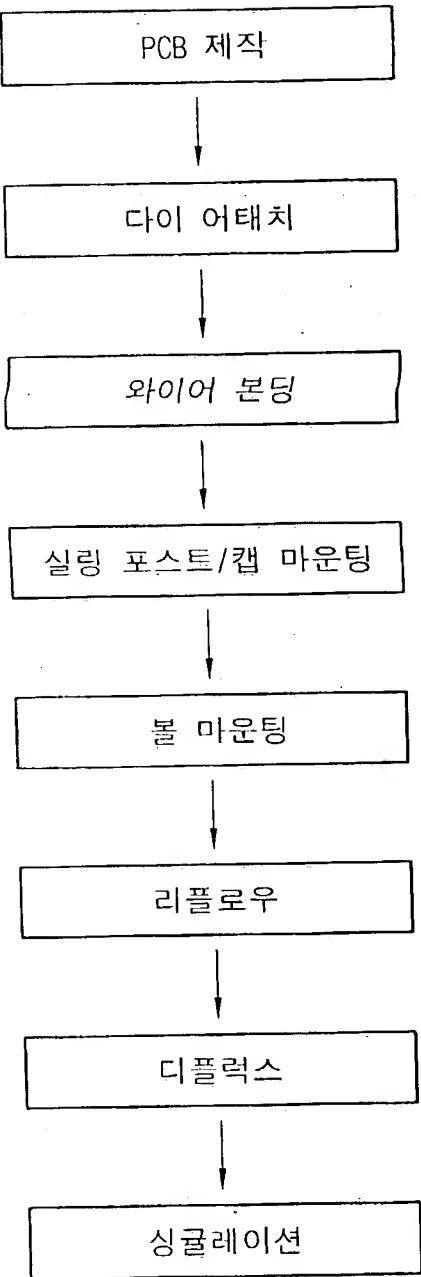
【도 3】



1020030013266

출력 일자: 2003/5/30

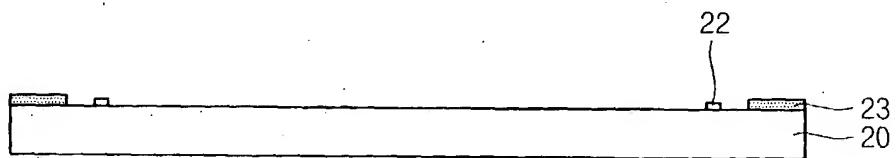
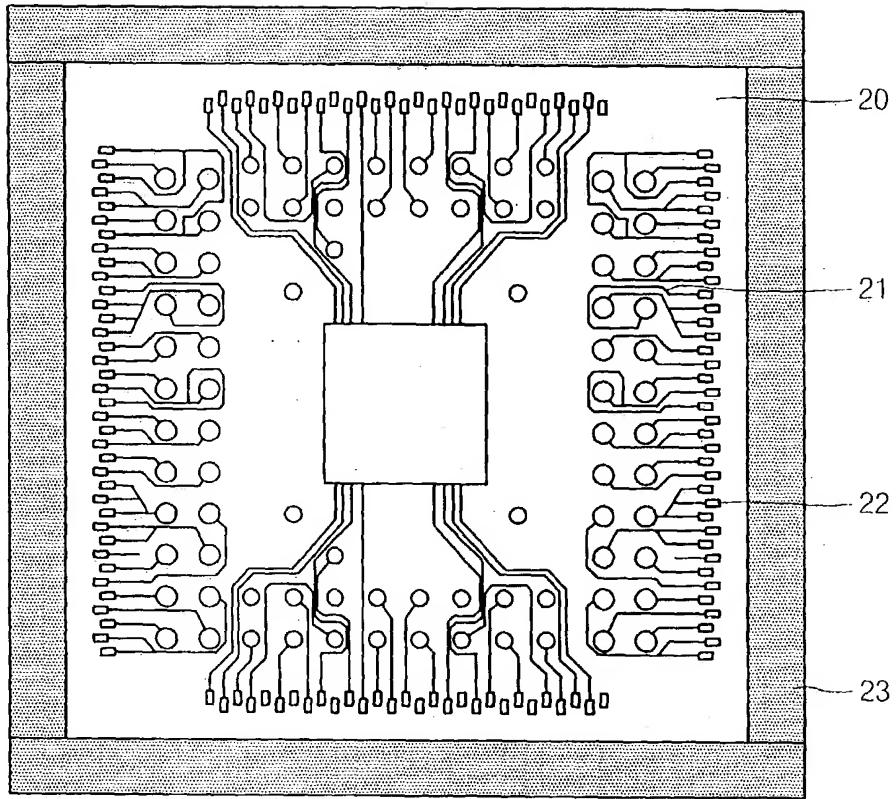
【도 4】



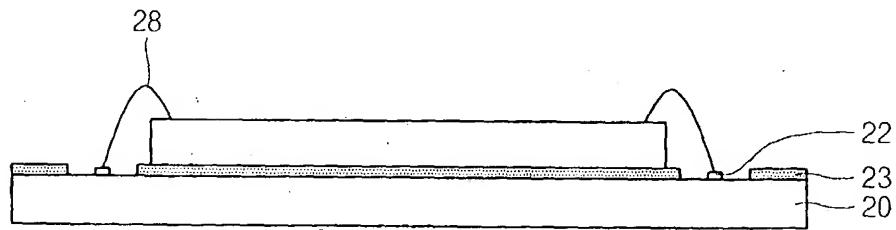
1020030013266

출력 일자: 2003/5/30

【도 5a】



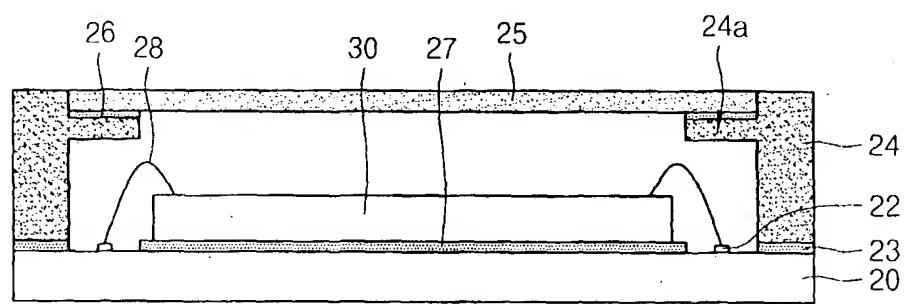
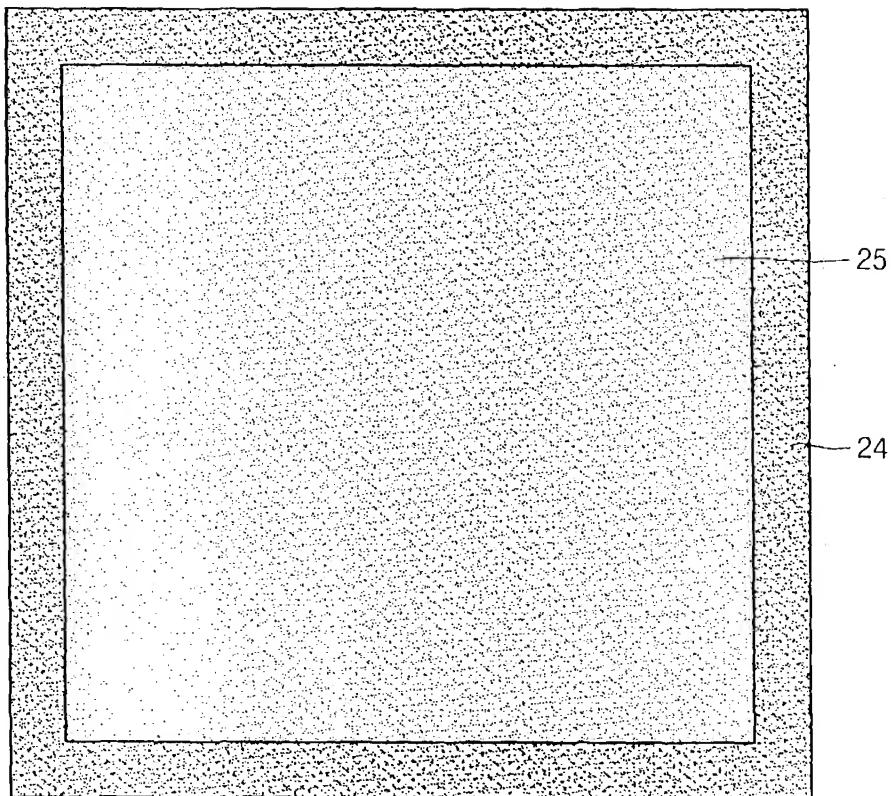
【도 5b】



1020030013266

출력 일자: 2003/5/30

【도 5c】



1020030013266

출력 일자: 2003/5/30

【도 5d】

